

## BUNDESREPUBLIK DEUTSCHLAND

09/530549



REC'D 26 NOV 1999  
WIPO PCT

**PRIORITY  
DOCUMENT**

SUBMITTED OR TRANSMITTED IN  
COMPLIANCE WITH RULE 17.1(a) OR (b)

EJ4U

**Bescheinigung**

DE 99/2778

Die Siemens Aktiengesellschaft in München/Deutschland hat eine Patentanmeldung  
unter der Bezeichnung

„Verfahren und Vorrichtung zur Systemsimulation von Mikrocontrollern/  
Mikroprozessoren und zugehörigen Peripheriemodulen“

am 2. September 1998 beim Deutschen Patent- und Markenamt eingereicht.

Das angeheftete Stück ist eine richtige und genaue Wiedergabe der ursprünglichen  
Unterlage dieser Patentanmeldung.

Die Anmeldung hat im Deutschen Patent- und Markenamt vorläufig das Symbol  
G 06 F 9/455 der Internationalen Patentklassifikation erhalten.

München, den 21. Oktober 1999

Deutsches Patent- und Markenamt

Der Präsident

Im Auftrag

Nietiedt

Aktenzeichen: 198 40 033.0

**THIS PAGE BLANK (USPTO)**

19840033.0 vom 02.09.93

1



## Beschreibung

Verfahren und Vorrichtung zur Systemsimulation von  
Mikrocontrollern/Mikroprozessoren und zugehörenden  
5 Peripheriemodulen

Die Erfahrung betrifft ein Verfahren zur Systemsimulation  
sowie eine Vorrichtung zur Durchführung des Verfahrens.

10 Simulationen von Rechnermodulen dienen dazu, die  
Systemarchitektur eines Rechners zu optimieren, eine  
geeignete Software zu entwickeln und frühzeitig Fehler zu  
erkennen, bevor die Hardware tatsächlich realisiert wird.  
Dadurch kann erheblicher Entwicklungsaufwand eingespart  
15 werden.

Wenn zum Beispiel für einen Mikrocontroller ein Peripherie-  
modul entwickelt werden soll, wird dieses Modul mit typischen  
Signalmustern simuliert, wobei der vorzugsweise ebenfalls  
20 simulierte Mikroprozessor das Modul konfiguriert und steuert.  
Die simulierten Zustände des Moduls werden durch den  
Mikroprozessor abgefragt und ausgewertet. Da die Simulationen  
taktzyklengenau sind, werden alle Module immer mitsimuliert,  
wenn der Mikrocontroller die Zustände des Peripheriemoduls  
25 auswertet. Diese Auswertung kann die Simulationszeit  
erheblich verlängern.

Insbesondere in dem Fall, in dem mehrere Module gleichzeitig  
simuliert werden, kann jedoch der gesamte Ablauf eine relativ  
30 lange Zeitdauer erfordern, zumal aufgrund des einheitlichen  
Prozessortaktes die Simulation aller Module stets weiter-  
läuft, auch wenn gerade die Zustände eines Moduls ausgewertet  
werden.

Bisher wurde die verlängerte Simulationszeit in Kauf genommen oder es wurde die Auswertung der Peripheriezustände auf ein Minimum reduziert bzw. nicht während der Systemsimulation  
5 gemacht.

Der Erfindung liegt deshalb die Aufgabe zugrunde, ein Verfahren und eine Vorrichtung der eingangs genannten Art anzugeben, mit dem/der der gesamte Simulationsablauf  
10 wesentlich beschleunigt werden kann.

Gelöst wird diese Aufgabe für das Verfahren dadurch, daß eine erste Abfolge von Verfahrensschritten zur Simulation des Moduls mit vorbestimmten Signalmustern und eine zweite  
15 Abfolge von Verfahrensschritten zur Abfrage und zur Auswertung von durch die Simulation hervorgerufenen Systemzuständen vorgesehen ist, wobei die erste Abfolge zur Durchführung der zweiten Abfolge nach Maßgabe von in die erste Abfolge eingefügte Marken unterbrochen und die zweite  
20 Abfolge in einer an die Auswertung angepaßten, beschleunigten Betriebsart ausgeführt wird.

Während der normalen Simulation wird der Mikrocontroller und das Peripheriemarkenmodul taktzyklengenau simuliert, während bei  
25 der beschleunigten Codeausführung dagegen keine „simulierte“ Zeit vergeht, d. h., daß der Programmteil in einer Art Instruction-Set-Simulator abgearbeitet wird.

In einer Ausführungsform ist vorgesehen, daß während der  
30 beschleunigten Codeausführung auch bestimmte Peripheriemarkenmodulrein funktional mitsimuliert werden.

Die Aufgabe wird für die Vorrichtung zur Durchführung des Verfahrens dadurch gelöst, daß eine Mikroprozessor-Steuereinheit zur Simulation des Moduls vorgesehen ist durch Erzeugung von taktzyklensynchronisierten Signalmustern sowie zur

5 Abfrage und zur Auswertung der durch die Simulation hervorgerufenen Systemzustände während einer Programmunterbrechung durch Aktivierung eines Befehlssatz-Simulators.

10 Ein besonderer Vorteil dieser Lösungen besteht darin, daß durch die Trennung der eigentlichen Systemsimulation von der Auswertung der Simulationsergebnisse eine wesentliche Verringerung der für den Gesamtablauf erforderlichen Zeit erreicht werden kann, da in der Auswertungsphase der

15 Prozessor einerseits nicht mit den dann überflüssigen Simulationsvorgängen belastet ist und andererseits die Auswertung an sich durch die beschleunigte Betriebsart schneller abläuft.

20 Weitere Vorteile bestehen darin, daß das Programm die Zustände des Peripheriemoduls umfassend kontrollieren und testen kann. Es muß nicht ein zusätzliches externes Auswertungsprogramm aktuell gehalten werden. Darüber hinaus kann vollständig verhindert werden, daß die Auswertung das  
25 Zeitverhalten des Programms beeinflußt.

Ein entscheidender Vorteil besteht darüber hinaus darin, daß das für die Systemsimulation und den simulierten Mikrocontroller erarbeitete Programm nach Entfernung der  
30 vorgesehenen Marken für den tatsächlich realisierten, also in Silizium gegossenen Mikrocontroller eingesetzt werden kann.

Zusammenfassend besteht die Erfindung zur Simulation von Rechnermodulen im Wesentlichen darin, daß sich die Systemsimulation aus der Sicht des Mikrocontrollers bzw. Mikroprozessors in zwei Teilsimulationen unterteilen lassen:

5 Zum einen in die eigentliche Systemsimulation, also in die Simulation des Peripheriemoduls, das mit typischen Signalmustern simuliert wird, und in die Simulation des Mikrocontrollers. Die zweite Teilsimulation betrifft die Auswertung von abgefragten Systemzuständen. Wenn die 10 Auswertungsphase durch das vorgeschlagene Verfahren beschleunigt wird, wird sowohl das simulierte Zeitverhalten genauer, als auch die gesamte Simulationszeit wesentlich verringert.

15 Das erfindungsgemäße Verfahren wird nachfolgend anhand eines Ausführungsbeispiels näher erläutert.

Als Ausführungsbeispiel wird die Simulation eines Mikrocontrollers vom Typ 8051 angenommen.

20 Beim Simulationsmodell des 8051-Mikrocontrollers sei angenommen, daß das erfindungsgemäße Verfahren implementiert ist. Beispielsweise kann der Assemblercode für das Simulationsmodell des 8051-Mikrocontrollers folgendermaßen 25 lauten:

... (Programmcode) ...

db 0a5h, „1“ ; \*\*\*\* start lightspeed mode

30 mov sbuf, #“H“ ; visible in the console window  
mov sbuf, #“i“  
mov sbuf, #“!“

```
db 0a5h, „1-“ ; **** end lightspeed mode  
  
5      mov sbuf, #“H“ ; visible on the internal bus, but not  
      in the console window  
      ... (Programmcode) ...
```

Der Programmcode wird zwischen den Marken direkt abgearbeitet, ohne daß das Simulationsmodell Taktflanken benötigt. Der hierbei abgearbeitete Programmcode befindet sich vor den Marken und nach den Marken und oben ist lediglich durch Punkte (...) angedeutet. Als Marken können die üblicherweise nicht verwendeten Opcode a5h mit der nachfolgenden ASCII-Zeichenfolge „1+“ und „1-“ zum Starten bzw. zum Beenden der zweiten Abfolge von Verfahrensschritten verwendet werden. Auch geeignete Opcodessequenzen können verwendet werden. Die zweite Abolge von Verfahrensschritten wird nachfolgend als „lightspeedmode“ bezeichnet.

Während dieser zweiten Abfolge von Verfahrensschritten wird 20 die serielle Schnittstelle des Simulationsmodells des 8051-Mikrocontrollers nachgebildet, indem alle Ausgaben vom Simulationsmodell auf ihr Register SBUF direkt an das Konsolenfenster geschrieben werden.

Patentansprüche

1. Verfahren zur Systemsimulation mit simulierten Mikrocontrollern/Mikroprozessoren und zugehörender Peripheriemodulen,  
gekennzeichnet durch eine erste Abfolge von Verfahrensschritten zur Simulation des Mikrocontrollers/Mikroprozessors und der Peripheriemodule mit vorbestimmten Signalmustern und  
10 eine zweite Abfolge von Verfahrensschritten zur Abfrage und zur Auswertung von durch die Simulation hervorgerufenen Systemzuständen,  
wobei die erste Abfolge zur Durchführung der zweiten Abfolge nach Maßgabe von in die erste Abfolge eingefügte Marken unterbrochen und die zweite Abfolge in einer an die Auswertung angepaßten, beschleunigten Betriebsart ausgeführt wird.
2. Verfahren nach Anspruch 1,  
20 dadurch gekennzeichnet, daß die erste Abfolge von Verfahrensschritten eine taktzyklusbasierte Simulation des Mikrocontrollers/Mikroprozessors und der Peripheriemodule vorsieht.
- 25 3. Verfahren nach Anspruch 1 oder 2,  
dadurch gekennzeichnet, daß die erste Abfolge von Verfahrensschritten eine Folge von aufeinanderfolgenden Programmcodes ist.
- 30 4. Verfahren nach Anspruch 3,  
dadurch gekennzeichnet, daß die Marken durch im Programmcode üblicherweise nicht verwendete Opcodes oder Opcodesequenzen gebildet sind.

5. Verfahren nach einem der Ansprüche 1 bis 4,  
dadurch gekennzeichnet,  
daß während der zweiten Abfolge von Verfahrensschritten  
5 vorgegebene Peripheriemarkule funktional mitsimuliert werden.

6. Vorrichtung zur Durchführung des Verfahrens nach einem der  
Ansprüche 1 bis 5,  
gekennzeichnet durch  
10 eine Mikroprozessor-Steuereinheit zur Simulation des Moduls  
durch Erzeugung von im wesentlichen taktzyklengenauen  
Signalmustern sowie zur Abfrage und zur Auswertung der durch  
die Simulation hervorgerufenen Modulzustände während einer  
Programmunterbrechung durch Aktivierung eines Befehlssatz-  
15 Simulators.

Zusammenfassung

Verfahren und Vorrichtung zur Systemsimulation von  
Mikrocontrollern/Mikroprozessoren und zugehörenden

5 Peripheriemodulen

Es wird ein Verfahren zur Systemsimulation beschrieben, das  
sich auszeichnet durch eine erste Abfolge von  
Verfahrensschritten zur Simulation des Mikrocontrollers/  
10 Mikroprozessors und der Peripheriemodule mit vorbestimmten  
Signalmustern und eine zweite Abfolge von Verfahrensschritten

zur Abfrage und zur Auswertung von durch die Simulation  
hervorgerufenen Systemzuständen. Die erste Abfolge zur  
Durchführung der zweiten Abfolge wird nach Maßgabe von in die  
15 erste Abfolge eingefügten Marken unterbrochen und die zweite  
Abfolge in einer an die Auswertung angepaßten, beschleunigten  
Betriebsart ausgeführt.